

最新・先端EDAツールを マスターして 設計のスペシャリストに!

世界標準ツールを日本語で学べる貴重な機会

半導体設計の各工程で利用する最新のEDAツールの使いこなしを学ぶ全9コースを用意。
デジタル回路・アナログ回路の設計フローの各工程に必要なスキルを、集中的に習得できます。

修了試験
合格者には
Synopsys・Cadence
認定書
を授与!



世界標準EDAツール
を体系的に習得

設計フローを網羅した
実践的カリキュラム



9つのコースは
独立して受講可能

必要なスキルに合わせて、
希望コースだけ選択OK



オンラインで
受講可能

オンデマンド/リモートで
学習しやすい環境



認定取得で
スキルを証明

就職・転職・キャリアアップに
強力な武器に



即戦力エンジニア
への第一歩

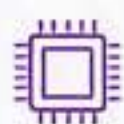
設計のスペシャリストとして
活躍できる力を習得

全9コース (オンライン)

Synopsys (全てオンデマンド形式)

SYNOPSYS[®]

1 Physical Designコース



物理設計(バックエンド設計)の
基礎から実践までを学習。

- RTLからGDS IIまでのフロー
- 合成、配置配線、クロック、配線最適化
- タイミング解析、寄生抽出 など

2 Design Verificationコース



設計検証に必要なスキルを習得。

- SystemVerilog、テストベンチ
- アサーション、UVM
- Formal Verification など

3 RTL Synthesisコース



RTL合成の手法と最適化を学習。

- RTL合成、タイミング最適化
- フォーマル検証(等価性検証)
- 低消費電力設計、パワードメイン など

4 Design For Testコース



テスト容易化設計(DFT)の基礎と
実践を学習。

- DFT設計、スキャン設計
- ATPG、テストカバレッジ
- DFT合成フロー など

Cadence (リモート/オンデマンド形式)

cadence[®]

6 PCB Design and Analysisコース



PCB設計やアナログシミュレーション、
高速設計の解析を学習。

- PCB設計 (Allegro[®] X)
- アナログ回路シミュレーション (PSpice[®])
- 高速信号/電源解析 (Sigridy[®]) など

7 Custom IC, Analog, Microwave and RF Designコース



カスタムIC・アナログ・RF設計の
基礎から実践まで。

- 回路設計、シミュレーション (Spectre[®])
- レイアウト設計、寄生抽出
- アナログ/RF設計検証 など

8 Digital Design and Signoffコース



RTL-to-GDSIIフローに基づく
デジタル設計と検証を学習。

- 合成 (Genus)、実装 (Innovus)
- タイミング検証 (Tempus)
- 機能検証 (Conformal) など

9 System Design and Verificationコース



デジタル設計のシミュレーションと
検証手法を学習。

- シミュレーション (Xcelium[™])
- カバレッジ、デバッグ
- SystemVerilog など

※各コースには推奨スキルが設定されています。詳細はADIP Webサイトでご確認ください。

なぜ今、学ぶべきか?

- ✓ 半導体需要の拡大で設計人材が圧倒的に不足!
最新ツールを使いこなす技術者が強く求められています。
- ✓ 世界標準の設計フローを体系的に学べる!
効率的にスキルを習得し、即戦力として活躍できます。
- ✓ 認定取得でスキルを「見える化」!
就職・転職・昇進において大きな
アドバンテージに。



こんな方におすすめ!

- ✓ これから半導体設計に携わる方
- ✓ EDAツールを基礎から学びたい方
- ✓ 設計の各工程を体系的に理解したい方
- ✓ スキルを証明してキャリアアップしたい方



半導体設計フローと本コースの対応



受講後のキャリアイメージ



世界標準ツールを使いこなし、半導体設計のプロフェッショナルへ。
あなたのキャリアを、ADIPが全力でサポートします!

詳細・お申し込みは
ADIP Webサイトへ!

ADIP



実践で身につける、 本物のSoC設計力。

設計エンジニア、チームリーダーとして活躍できるエキスパートへ！

東京大学・AIDCの最先端設計環境と、試作・動作実績のある
SoC設計資産を活用し、実践的な半導体設計技術者を育成します。

オンライン/
対面で
受講可能！

中級コースの強み



東京大学・AIDCの
最先端設計環境

世界トップレベルのEDA環境で
本格的に学べる！



試作・動作実績のある
SoC設計資産を活用

実際の設計現場に近い環境で
実践力を習得！



経験豊富な講師陣

第一線で活躍するエンジニアが
直接指導！



キャリアにつながる
幅広い学び

半導体産業の知見から
キャリア形成までサポート！

中級コースは2つのコース群で構成されています

実践コース（全2コース）

基礎力と応用力をバランス良く備えた、全体を俯瞰できる設計者を目指します。



SoC設計
オンデマンドコース

概要

設計の開発フロー全体とその背景にある
考え方を理解し、設計全体を俯瞰できる
人材を目指すコースです。

主な対象者

- これから半導体の設計に携わる方
- 設計に興味がある方、設計初心者の方

形態 オンライン（合計約15時間）

推奨スキル

- CMOS半導体基礎知識
- 論理回路



SoC設計
実習コース

概要

商用EDAツールを活用した実践演習で、
仕様設計からレイアウトまでの一貫した
プロセスを疑似体験できるコースです。

主な対象者

- オンデマンドコース修了程度の知識がある方
- 設計の実践力を身につけたい方

形態 東京大学構内／オンライン
（週4回、全16回）

推奨スキル

- CMOS半導体の基礎知識
- 論理回路
- SoC設計オンデマンドコース修了程度の知識

問題解決コース（全3コース）

設計の各フェーズで発生する課題に取り組み、考え方と対処手法を体得します。



フロントエンド
コース

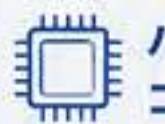
RTLを含むSoC全体の
論理設計・検証・性能評価・
論理合成を行う方に
おすすめです。

形態

東京大学構内／オンライン
（全10回）

推奨スキル

- Verilog、C言語、
Linux環境



バックエンド
コース

設計データをもとに
物理設計・検証を行う
方におすすめです。

形態

東京大学構内／オンライン
（全10回）

推奨スキル

- Verilog、STA、
Linux環境



エミュレータ
コース

SoC評価ボードや
エミュレータを用いた
検証・ソフト開発を
行う方におすすめです。

形態

東京大学構内／オンライン
（全10回）

推奨スキル

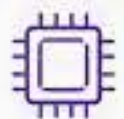
- Verilog、C言語、
Linux環境

半導体設計特論（実践・問題解決コース受講者対象）

半導体産業の全体像を学び、視野を広げてキャリアを考えるための特別講義です。（各1～2時間）

A

先端半導体設計に
関する研究動向



B

半導体産業と
知財



C

半導体産業と
経済安全保障



D

経済視点での
半導体産業



E

微細化に伴うIPの
専用化と汎用化の
トレードオフ



F

最新の半導体産業を
牽引する企業研究



G

半導体産業での
キャリア形成



H

半導体産業での
起業



こんな方におすすめ

- 設計の基礎は学んだが、実践力を高めたい方
- 商用EDAツールを使って設計を体験したい方
- フロントエンド/バックエンドの専門性を深めたい方
- SoC評価やエミュレータ活用を学びたい方
- 将来のチームリーダーや設計責任者を目指したい方

受講後のキャリアイメージ



実践力のある
設計エンジニア



チームリーダー
設計スペシャリスト



プロジェクトリーダー
設計責任者



キャリアアップ・
市場価値の向上！

実務に直結するスキルを、最先端の環境で学ぼう！
あなたのキャリアを次のステージへ。

詳細・応募は
ADIP Webサイトへ

ADIP



シリコンバレーで、 AI半導体開発の最前線へ。

世界で通用する半導体アーキテクトを目指す
実践OJTプログラム

米国Tenstorrent社の設計開発部門で、RISC-V CPUやAIアクセラレータ、Chipletなど最先端プロジェクトに参画。
グローバルな環境で、次世代アーキテクトとして飛躍しよう。



オフィス紹介動画
公開中!

 (約3分)





上級
コースの
強み



最先端AIチップ
開発に参画

RISC-V CPUやAIアクセラレータ、
Chipletなど最前線のプロジェクト
で実務経験を積める!



シリコンバレーで
実践OJT

米国拠点で最大18か月のOJT。
世界最先端の開発現場を
体験できる!



グローバルチーム
との協業

多国籍エンジニアと協働し、
英語での技術コミュニケーション
力を強化できる!



アーキテクトへの
キャリア形成

事業全体を俯瞰し、高度な設計力・
マネジメント力を備えた次世代
アーキテクトへ!

上級コースは2つのコースで構成されています



 **RISC-Vコース**

- ✓ 高性能RISC-V CPU開発
- ✓ CPUアーキテクチャ理解
- ✓ 設計・検証業務
- ✓ カスタムCPU・システム設計

 **AIアクセラレータコース**

- ✓ AIアクセラレータ開発
- ✓ AIチップレット開発
- ✓ コンパイラ開発 (Forge)
- ✓ 低レイヤSDK開発 (Metalium)



※上記は一例です。配属プロジェクトは変更となる場合があります。

**プログラム
構成**
(最大2年間)

STEP 1
事前トレーニング
(3か月)

東京拠点で技術力・英語力・
コミュニケーション力を強化。
受講審査によりOJT参加を決定。



STEP 2
米国OJT
(12~18か月)

Santa Clara, CA または
Austin, TX のオフィスで、
実際の開発プロジェクトへ参画。



STEP 3
日本拠点で
継続OJT
(最大6か月)

帰国後も日本オフィスにて
設計開発を継続。
リモートでの指導も充実。



※J-1ビザの都合上、米国での滞在は最長18か月となります。プログラム期間の合計は最大2年です。

身につくスキル・経験

-  AI / RISC-V設計技術
-  システムアーキテクチャ設計
-  プロジェクトマネジメント
-  グローバルコミュニケーション
-  英語による技術討議
-  ビジネス感覚とリーダーシップ

こんな方におすすめ!

- ✓ RTL設計経験をさらに高めたい方
- ✓ AI半導体分野へ挑戦したい方
- ✓ 海外で成長したい方
- ✓ グローバルなチームで働きたい方
- ✓ 将来アーキテクトを目指したい方

 **少人数選抜制**
貴重な機会を、あなたのキャリアに。

受講後のキャリアイメージ



現在
設計エンジニア



米国OJT



AI・SoC
開発経験



グローバル
エンジニア



テクニカル
リード



アーキテクト

「学ぶ」だけで終わらない。
世界の半導体開発を牽引する人材へ。

詳細・応募方法はこちら
ADIP Webサイト
<https://adip.jp>

